

## Каркасный контроллер СУММА (ЛЭ-88С)

Контроллер подключается к персональному компьютеру через адаптер PC-Qbus (ISA-Qbus или PCI-Qbus).

Базовый адрес контроллера на шине Q-bus задается переключателями S1 – S4, установленными на печатной плате, и может принимать восьмеричные значения 177400, 177420, 177440, 177460.....177760. Назначение переключателей дано в приложении. Контроллер может иметь в себе до восьми регистров с относительными восьмеричными адресами 0, 2, 4, 6, 10, 12, 14 и 16. Назначение регистров дано в таблице 1.

Таблица 1.

Аотн.	Назначение	Операция
0	Регистр NAF (PK)	Запись - Чтение
2	Регистр состояния (PC)	Запись - Чтение
4	Регистр NAF (PK) для синхросигнала	Запись - Чтение
6	Резерв	
10	Регистр данных (PD): разряды 1..16	Запись - Чтение
12	Регистр LAM: L1..L16	Чтение
14	Регистр LAM: L17..L24	Чтение
16	Резерв	

### 1. Регистр команды NAF.

При записи кода в этот регистр выполняется операция в магистрали каркаса СУММА. Назначение разрядов регистра дано в таблице 2.

Таблица 2.

ПК	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NAF	F16	F8	F4	F2	F1	N16	N8	N4	N2	N1	A8	A4	A2	A1

2. **Регистр состояния** хранит статусные сигналы контроллера и сигналы управления выдачей синхросигналов на разъемы PC00, установленные на передней панели блока. В таблице 3 дано назначение разрядов.

Таблица 3.

14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SY2c	SY2b	SY2a	SY1c	SY1b	SY1a	SY4	SY3	Bx2	Bx1	I	Ош	D	X	Q
W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	R	R	R	R	R

Разряды X и Q показывают состояние одноименных сигналов канала каркаса СУММА после выполнения команды NAF. Разряд D принимает значение “1”, если в магистрали каркаса присутствует хотя бы один сигнал LAM. Перечисленные разряды доступны только для чтения. Разряд I: если он имеет значение 1, то в магистрали каркаса сигнал I имеет активное значение. Разряды Bx1 и Bx2 принимают значение единицы, если на соответствующие входные разъемы были поданы импульсные сигналы. Запись в эти разряды позволяет или очистить их, или сохранить их единичное значение (если они

установлены внешними сигналами). Программное изменение нулевого состояния этих разрядов на единичное невозможно.

Разряды SY3 и SY4 позволяют выводить потенциальные сигналы на разъемы «Вых3» и «Вых4». Разряды SY1(a,b,c) и SY2(a,b,c) выбирают импульсные сигналы, поступающие на разъемы «Вых1» и «Вых2» в соответствии с таблицами 4 и 5. При инициализации контроллера (сигналом К-СБРОС шины Qbus или сигналом Z канала каркаса) разряды SY1 и SY2 очищаются.

Таблица 4.

SY1c	SY1b	SY1a	Синхросигнал
0	0	0	Вывод «1» по Aотн=12
0	0	1	Вывод по Aотн=0
0	1	0	Вывод по Aотн=2
0	1	1	Вывод по Aотн=4
1	0	0	Вывод по Aотн=6
1	0	1	Вывод Aотн=10
1	1	0	Вывод Aотн=12
1	1	1	Совпадение выданной команды NAF с заданной

Таблица 5.

SY2c	SY2b	SY2a	Синхросигнал
0	0	0	Вывод «1» по Aотн=14
0	0	1	Ввод по Aотн=0
0	1	0	Ввод по Aотн=2
0	1	1	Ввод по Aотн=4
1	0	0	Ввод по Aотн=6
1	0	1	Ввод Aотн=10
1	1	0	Ввод Aотн=12
1	1	1	Ввод Aотн=14

Синхросигналы 1 – 7 могут быть полезны при настройке контроллера, а синхросигналы 0 и SY3 и SY4 предназначены для управления различными электронными системами.

3. **Регистр NAF для синхронизации** хранит код команды, при выдаче которой в канал каркаса вырабатывается синхросигнал. Все разряды доступны для записи и чтения. Назначение разрядов регистра см. таблицу 2.

4. **Регистр данных (РД)** хранит 16-разрядный код данных, выдаваемых на линии W16-W1 канала каркаса при выполнении операции записи или полученных в результате чтения модуля СУММА с линий R16-R1. Доступ к РД происходит при обращении по относительному адресу Qbus Aотн=10.

5. **Регистр LAM** – содержит информацию о состоянии сигналов L21..L1. Доступ – при чтении по двум Qbus-адресам: 12 (L16..L11) и 14 (L21..L17).

#### 6. Элементы передней панели:

- разъем СНП59-64 – для подключения к шине Qbus;
- входные разъемы РЦ00 (ВХ1 и ВХ2) – для ввода входных импульсных сигналов (НИМ) длительностью не менее 50 нс;

- выходные разъемы РЦ00 (ВЫХ1 – ВЫХ4) – для вывода синхросигналов. Длительность импульсных сигналов (ВЫХ1 и ВЫХ2) равна длительности сигналов ввода-вывода шины Qbus за исключением длительности синхросигнала, вырабатываемого при совпадении выполняемой команды NAF с заданной. В этом случае длительность синхросигнала равна длительности цикла магистрали СУММА (~ 1мкс).
- 24 светодиода – для индикации содержимого регистра команд и статуса или регистра данных. Индикаторы Q,X,D,I показывают состояние соответствующих сигналов СУММА, Т – подсвечивается с частотой ~ 1гц при нормальной работе микросхемы EP1K50, индикаторы TP1 и TP2 светятся, если были поданы импульсы на разъемы VX1 или VX2 соответственно. Индикаторы P1 и P2 – резерв.
- Тумблеры П1Т3 – для разрешения соединения контроллера к шине Qbus (Сброс/ЭВМ) и выбора источника индикации (РД/РКС). При переводе первого тумблера в положение «Сброс» выполняется инициализация контроллера.

## 7. Команды каркасного контроллера.

N(28)A(8)F(26) – генерация сигнала Z;

N(28)A(9)F(26) – генерация сигнала С.

**Приложение.** Назначение переключателей S1 – S4 дано в таблице 6.

Таблица 6.

Переключатель	S4	S3	S2	S1
Разряд адреса	QAD7	QAD6	QAD5	QAD4

Переключатели расположены под микросхемой EP1K50: верхний – S1, под ним по порядку S2, S3 и S4. Соединение среднего вывода переключателя с правым соответствует логической единице.

После настройки контроллеру присваивается восьмеричный базовый адрес 177500 (средний вывод S3 соединен с правым).