

**Адаптер парафазного кабельного канала МИСС (ЛЭ-75)  
для передачи данных от контроллера ЛЭ-74  
в персональный компьютер через интерфейсную карту PCI7200.**

**1. Назначение блока.**

Блок предназначен для сопряжения парафазного канала автономного контроллера МИСС с однофазным каналом интерфейсной карты PCI7200 при сборе данных непосредственно в персональный компьютер (ПК). Кроме этого блок обеспечивает передачу информации из парафазного канала МИСС в любой компьютер через канал каркаса системы СУММА. Такой режим может быть применен в методических или настроечных стендах, не имеющих указанной интерфейсной карты.

**2. Краткое описание блока.**

Структурная схема адаптера дана на рис.1. Канал «АК – Адаптер» содержит 35 сигналов: D00 – D31 (32 информационных разряда), DTRDY и DTACK – строб-сигналы выполнения протокола передачи каждого слова по принципу «привет – ответ» и сигнал требования передачи массива данных АК\_RDY. Для подключения к каналу «АК – Адаптер» блок имеет 78-контактный разъем (разъем X1), а к каналу «Адаптер - PCI7200» – 40-контактный разъем IDCC40MR (X2). К каналу «АК – Адаптер» можно подключать несколько автономных контроллеров.

Режим работы (через PCI7200 или через магистраль системы СУММА) задается переключателем ПК/СУММА. Для каждого из этих режимов возможны две моды включения: «Тест» и «Работа». Мода работы задается переключателем РАБОТА/ТЕСТ.

А) Режим передачи информации из системы МИСС в ПК через PCI7200. (Режим ПК - РАБОТА.) Тумблер ПК/СУММА должен быть в положении ПК, а тумблер РАБОТА/ТЕСТ – в положении РАБОТА.

В этом режиме происходит преобразование сигналов D0-D31 из парафазных в однофазные, а сигнала DTACK – из однофазного в парафазный. Сигналы DTRDY и АК\_RDY – однофазные, вырабатываются схемами с открытым коллектором. Передача информации происходит в асинхронном режиме, а в качестве активного устройства выступает автономный контроллер, имеющий право выхода на канал «АК – Адаптер». Начало передачи инициируется активным состоянием сигнала АК\_RDY и выдачей первого слова, сопровождаемого сигналом DTRDY. Сигнал АК\_RDY вырабатывается контроллерами по заднему фронту сигнала “Spill” в режиме «Автономная работа» или по команде в режиме «Адресная передача». После передачи всей информации активный АК снимает АК\_RDY и передает право работы следующему АК. Снятие сигнала АК\_RDY в канале произойдет, когда все АК выполнят передачу информации.

Б) Режим ПК-ТЕСТ. В тестовой моде режима ПК происходит передача информации из внутренней памяти модуля ЛЭ-75 в ПК. Емкость памяти – 1000

32-разрядных слова. Занесение информации во внутреннюю память выполняется по командам канала каркаса СУММА. Перечень команд канала каркаса дан ниже.

В) Режим СУММА-РАБОТА. Режим передачи информации через канал каркаса СУММА. Тумблер ПК/СУММА должен быть в положении СУММА, а тумблер РАБОТА/ТЕСТ - в положении РАБОТА.

Передача данных начинается после установления сигнала АК\_RDY. Появление этого сигнала обнаруживается получением отклика Q в ответ на команду NA(0)F(8). После обнаружения сигнала АК\_RDY командой NA(0)F(0) проверяется наличие информации во входном регистре. Если Q=1, то регистр содержит информацию. Прочитанный с линий чтения R1-R16 код представляет старшие разряды слова данных (D31 – D16). Затем по команде NA(1)F(0) считываются младшие разряды (D15 – D0) записанного в регистре слова. Строб-сигнал DTRDY устанавливает триггер QF(0) и, следовательно, формируется сигнал DTACK, что приведет к снятию DTRDY. В заключительной фазе команды чтения младших разрядов кода (NA(1)F(0)S2) DTACK снимается, и автономный контроллер начнет цикл передачи очередного слова. Получение Q=0 на команду NA(0)F(0) при наличии сигнала READ указывает на неисправность работы системы. Если в ответ на команду NA(0)F(0) получен Q=0, и затем не получен Q на команду NA(0)F(8), то передача информации завершена.

Г) Режим СУММА-ТЕСТ.

Блок может работать в качестве быстрого «ответчика». Для этого тумблер РАБОТА/ТЕСТ переводится в положение ТЕСТ. В этом случае триггер QF(0) устанавливается сигналом DTRDY, а сбрасывается автоматически через заданный промежуток времени (~200 нсек). Никакие команды по каналу каркаса СУММА выдавать не требуется. Этот режим применяется при настройке системы.

Конструктивно блок выполнен в соответствии со стандартом СУММА и занимает два места в каркасе. На передней панели блока расположены 78- и 40-контактные разъемы для подключения к каналам «АК – Адаптер» и «Адаптер – РС17200» соответственно, разъем РЦ00П для ввода сигнала «Сброс», три светодиодных индикатора состояния сигналов АК\_RDY, DTRDY и DTACK, тумблер выбора режима «ПК – СУММА» и тумблер «Работа – Тест». Со стороны задней панели установлен разъем ГРППМ7-90Г для подключения к каналу каркаса СУММА.

Перечень команд канала каркаса:

- Z – инициализация блока (сброс триггера QF(0));
- NA(0)F(8) – проверка наличия сигнала АК\_RDY. X=1. Q=1, если АК\_RDY имеет активное состояние;
- NA(0)F(0) – чтение 16 старших разрядов водного регистра. X=1. Q=1, если регистр содержит непрочитанную информацию. При Q=0 прочитанный код игнорируется и команда повторяется;

- NA(1)F(0) – чтение 16 младших разрядов входного регистра. X=1. Q=1. По импульсу S2 триггер QF(0) сбрасывается. Команда выдается только после «успешного» чтения старших разрядов;
- NA(0)F(1) – чтение 16 старших разрядов входного регистра данных ОЗУ, X=1. Q=1;
- NA(1)F(1) – чтение 16 младших разрядов входного регистра данных ОЗУ, X=1. Q=1;
- NA(2)F(1) – чтение адресного регистра записи WA, X=1. Q=1;
- NA(3)F(1) – чтение адресного регистра чтения RA, X=1. Q=1;
- NA(4)F(1) – чтение 16 старших разрядов выходного регистра данных ОЗУ, X=1. Q=1 ;
- NA(5)F(1) – чтение 16 младших разрядов выходного регистра данных ОЗУ и запуск цикла чтения следующего слова памяти, X=1. Q=1;
- NA(6)F(1) – чтение статусного слова:  
R1 – положение переключателя ПК/СУММА: R1=1 – ПК, R1=0 – СУММА;  
R2 – положение переключателя РАБОТА/ТЕСТ: R2=0 – РАБОТА, R2=1 – ТЕСТ;  
R3 – состояние (Занято/Свободно) после запуска процедуры передачи массива по команде NA(0)F(25): R3=1 – занят передачей массива; R3=0 – передача закончена;
- NA(0)F(17) – запись 16 старших разрядов во входной регистр ОЗУ, X=1. Q=1;
- NA(1)F(17) - запись 16 младших разрядов во входной регистр ОЗУ, запуск цикла записи ОЗУ по адресу WA с последующим наращиванием WA, X=1. Q=1;
- NA(2)F(17) – запись в регистр WA по линиям W1...W10, X=1. Q=1;
- NA(3)F(17) – запись в регистр RA по линиям W1...W10, X=1. Q=1;
- NA(0)F(25) – запуск процедуры передачи информации из ОЗУ в PCI7200. Передается массив данных из адресов RA=0 по RA=WA-1 включительно. X=1. Q=1.